

PCT/JP 2004/011605

日 本 国 特 許 庁
JAPAN PATENT OFFICE

12.08.2004

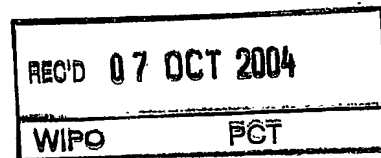
別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2 0 0 3 年 9 月 5 日

出 願 番 号
Application Number: 特 願 2 0 0 3 - 3 1 4 5 5 7
[ST. 10/C]: [J P 2 0 0 3 - 3 1 4 5 5 7]

出 願 人
Applicant(s): 日 本 電 信 電 話 株 式 会 社



CERTIFIED COPY OF
PRIORITY DOCUMENT

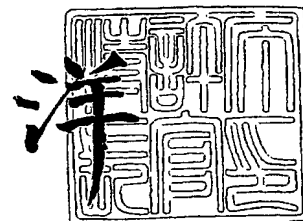
BEST AVAILABLE COPY

PRIORITY
DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1 (a) OR (b)

2 0 0 4 年 9 月 2 4 日

特許庁長官
Commissioner,
Japan Patent Office

小 川



出証番号 出証特 2 0 0 4 - 3 0 8 5 8 7 9

【書類名】 特許願
【整理番号】 NTTH156023
【提出日】 平成15年 9月 5日
【あて先】 特許庁長官殿
【国際特許分類】 G06F 15/62
【発明者】
 【住所又は居所】 東京都千代田区大手町二丁目 3 番 1 号 日本電信電話株式会社内
 【氏名】 島村 俊重
【発明者】
 【住所又は居所】 東京都千代田区大手町二丁目 3 番 1 号 日本電信電話株式会社内
 【氏名】 森村 浩季
【発明者】
 【住所又は居所】 東京都千代田区大手町二丁目 3 番 1 号 日本電信電話株式会社内
 【氏名】 重松 智志
【発明者】
 【住所又は居所】 東京都千代田区大手町二丁目 3 番 1 号 日本電信電話株式会社内
 【氏名】 佐藤 昇男
【発明者】
 【住所又は居所】 東京都千代田区大手町二丁目 3 番 1 号 日本電信電話株式会社内
 【氏名】 浦野 正美
【発明者】
 【住所又は居所】 東京都千代田区大手町二丁目 3 番 1 号 日本電信電話株式会社内
 【氏名】 町田 克之
【特許出願人】
 【識別番号】 000004226
 【氏名又は名称】 日本電信電話株式会社
【代理人】
 【識別番号】 100064621
 【弁理士】
 【氏名又は名称】 山川 政樹
 【電話番号】 03-3580-0961
【選任した代理人】
 【識別番号】 100067138
 【弁理士】
 【氏名又は名称】 黒川 弘朗
【選任した代理人】
 【識別番号】 100098394
 【弁理士】
 【氏名又は名称】 山川 茂樹
【手数料の表示】
 【予納台帳番号】 006194
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 0205287

【書類名】 特許請求の範囲**【請求項 1】**

検出素子を介して電氣的に接触した被検体のインピーダンスに応じた信号に基づき前記被検体が生体であるか否かを判定する生体認識装置において、

前記被検体と電氣的に接触する第 1 および第 2 の検出電極を有し、かつ前記第 1 の検出電極が所定の共通電位に接続されている検出素子と、

中心電位が前記共通電位となるようオフセットを除去した交流の供給信号を出力するオフセット除去回路と、

前記供給信号を前記検出素子の前記第 2 の検出電極へ印加し、前記検出素子を介して接触している前記被検体のインピーダンスに応じて位相が変化した信号を応答信号として出力する応答信号生成部と、

前記供給信号に同期した基準信号と前記応答信号とを位相比較してその位相差を前記応答信号の波形情報として検出し、その波形情報を示す検出信号を出力する波形情報検出部と、

前記検出信号の波形情報に基づき前記被検体が生体であるか否かを判定する生体認識部とを備え、

前記波形情報検出部は、前記応答信号の中心電位が前記基準信号の中心電位となるよう前記応答信号をレベルシフトするレベルシフト回路を有することを特徴とする生体認識装置。

【請求項 2】

検出素子を介して電氣的に接触した被検体のインピーダンスに応じた信号に基づき前記被検体が生体であるか否かを判定する生体認識装置において、

前記被検体と電氣的に接触する第 1 および第 2 の検出電極を有し、かつ前記第 1 の検出電極が所定の共通電位に接続されている検出素子と、

交流の供給信号を前記検出素子の前記第 2 の検出電極へ印加し、前記検出素子を介して接触している前記被検体のインピーダンスに応じて位相が変化した信号を応答信号として出力する応答信号生成部と、

前記供給信号に同期した基準信号と前記応答信号とを位相比較してその位相差を前記応答信号の波形情報として検出し、その波形情報を示す検出信号を出力する波形情報検出部と、

前記検出信号の波形情報に基づき前記被検体が生体であるか否かを判定する生体認識部とを備え、

前記波形情報検出部は、前記応答信号の中心電位が前記位相比較に用いる所定の基準電位となるよう前記応答信号のオフセットを補正するオフセット補正回路を有することを特徴とする生体認識装置。

【請求項 3】

検出素子を介して電氣的に接触した被検体のインピーダンスに応じた信号に基づき前記被検体が生体であるか否かを判定する生体認識装置において、

前記被検体と電氣的に接触する第 1 および第 2 の検出電極を有する検出素子と、

交流の供給信号を前記検出素子の前記第 2 の検出電極へ印加し、前記検出素子を介して接触している前記被検体のインピーダンスに応じて位相が変化した信号を応答信号として出力する応答信号生成部と、

前記供給信号に同期した基準信号と前記応答信号とを位相比較してその位相差を前記応答信号の波形情報として検出し、その波形情報を示す検出信号を出力する波形情報検出部と、

前記供給信号の中心電位と等しい基準電位を前記検出素子の第 1 の検出電極へ供給する基準電位供給部と、

前記検出信号の波形情報に基づき前記被検体が生体であるか否かを判定する生体認識部とを備えることを特徴とする生体認識装置。

【請求項 4】

検出素子を介して電氣的に接触した被検体のインピーダンスに応じた信号に基づき前記被検体が生体であるか否かを判定する生体認識装置において、

前記被検体と電氣的に接触する第1および第2の検出電極を有し、かつ前記第1の検出電極が所定の共通電位に接続されている検出素子と、

中心電位が前記共通電位となるようオフセットを除去した交流の供給信号を出力するオフセット除去回路と、

前記供給信号を前記検出素子の前記第2の検出電極へ印加し、前記検出素子を介して接触している前記被検体のインピーダンスに応じて振幅が変化した信号を応答信号として出力する応答信号生成部と、

前記応答信号の振幅を前記応答信号の波形情報として検出し、その波形情報を示す検出信号を出力する波形情報検出部と、

前記検出信号の波形情報に基づき前記被検体が生体であるか否かを判定する生体認識部とを備え、

前記波形情報検出部は、前記応答信号の最大電圧値を前記振幅として検出する最大電圧検出回路を有することを特徴とする生体認識装置。

【請求項5】

検出素子を介して電氣的に接触した被検体のインピーダンスに応じた信号に基づき前記被検体が生体であるか否かを判定する生体認識装置において、

前記被検体と電氣的に接触する第1および第2の検出電極を有し、かつ前記第1の検出電極が所定の共通電位に接続されている検出素子と、

交流の供給信号を前記検出素子の前記第2の検出電極へ印加し、前記検出素子を介して接触している前記被検体のインピーダンスに応じて振幅が変化した信号を応答信号として出力する応答信号生成部と、

前記応答信号の振幅を前記応答信号の波形情報として検出し、その波形情報を示す検出信号を出力する波形情報検出部と、

前記検出信号の波形情報に基づき前記被検体が生体であるか否かを判定する生体認識部とを備え、

前記波形情報検出部は、前記応答信号のピーク電圧値を検出するピーク電圧検出回路と、前記応答信号の中心電圧値を検出する中心電圧検出回路と、前記ピーク電圧値と前記中心電圧値とを比較することにより前記振幅を検出する電圧比較回路とを有することを特徴とする生体認識装置。

【請求項6】

検出素子を介して電氣的に接触した被検体のインピーダンスに応じた信号に基づき前記被検体が生体であるか否かを判定する生体認識装置において、

前記被検体と電氣的に接触する第1および第2の検出電極を有し、かつ前記第1の検出電極が所定の共通電位に接続されている検出素子と、

交流の供給信号を前記検出素子の前記第2の検出電極へ印加し、前記検出素子を介して接触している前記被検体のインピーダンスに応じて振幅が変化した信号を応答信号として出力する応答信号生成部と、

前記応答信号の振幅を前記応答信号の波形情報として検出し、その波形情報を示す検出信号を出力する波形情報検出部と、

前記検出信号の波形情報に基づき前記被検体が生体であるか否かを判定する生体認識部とを備え、

前記波形情報検出部は、前記応答信号の最大電圧値を検出する最大電圧検出回路と、前記応答信号の最小電圧値を検出する最小電圧検出回路と、前記最大電圧値と前記最小電圧値とを比較することにより前記振幅を検出する電圧比較回路とを有することを特徴とする生体認識装置。

【書類名】明細書

【発明の名称】生体認識装置

【技術分野】

【0001】

本発明は、生体の検知および認識を行う技術に関し、特に被検体から指紋などの生体情報を検出して個人認識を行う際に、その被検体が生体か否かを判定する生体認識技術に関するものである。

【背景技術】

【0002】

情報化社会の進展に伴い、情報処理システムの機密保持に関する技術が発達している。例えば、従来はコンピュータールームへの出入管理にはIDカードが使用されていたが、紛失や盗難の可能性が大きかった。このため、IDカードに代わり各個人の指紋等を予め登録しておき、入室時に照合する個人認識システムが導入され始めている。

このような個人認識システムは、登録されている指紋のレプリカ等を作成すれば検査を通過できる場合があった。したがって、個人認識システムは指紋照合だけではなく、被検体が生体であることも認識する必要がある。

【0003】

〔第1の従来技術〕

被検体が生体であることを検知する第1の従来技術について説明する（例えば、特許文献1など参照）。図13は第1の従来技術にかかる指紋照合装置の構成を示すブロック図である。

この指紋照合装置は、被検体の接触ないし近接によって共振回路を構成する電極部70と、電極部70に対して交流信号を出力する発振部73と、電極部70のインピーダンス変化に応じた信号を出力する検知部74と、被検体が生体であるか否かを判断する判定部76から構成されている。

【0004】

電極71に指が接触ないし近接すると、電極部70に電極71を介して指とトランス72とによって共振回路が構成される。このとき電極に接触ないし近接させた指が生体の指であるか複製の指であるかによって共振回路のインピーダンスが異なる。このため、発振部73で発生した交流信号を電極部70に形成された共振回路へ出力すると、生体の指である場合と複製の指である場合とで電極部70に流れる信号が相違する。この信号を検知部74で検出し、その信号の違いを判定部76で判別することにより、電極部70に接触ないし近接しているのが生体の指であるか生体以外の指（複製の指）であるかを判別することができる。

【0005】

〔第2の従来技術〕

被検体が生体であることを検知する第2の従来技術について説明する（例えば、特許文献2など参照）。図14は第2の従来技術にかかる生体検知装置の構成を示すブロック図である。この生体検知装置において、被検体発振周波数生成部82は、被検体80が測定電極81に接触した場合に被検体80の静電容量に応じた被検体発振周波数を生成する。被検体認識信号生成部84は被検体発振周波数に対応する被検体認識信号を生成する。基準信号設定部83は被検体が生体であるか否かを判断するための基準信号を予め設定しておく。生体検知制御部85は、被検体認識信号と基準信号とを比較して、被検体が生体であるか否かの検知制御を行う。

【0006】

生体検知の原理は、被検体が生体であるか否かによって、その静電容量が変化することを利用している。図15は静電容量を測定する際の測定回路を示す図である。この測定回路は、シュミットインバータを用いたCR発振器であり、外部測定端子と、抵抗Rと、シュミットインバータとから構成される。外部測定端子の一方はGNDに接地し、他方はシュミットインバータの入力端子に接続する。さらに、シュミットインバータの出力は、抵

抗Rを介して入力端子にフィードバックされる。そして、外部測定端子にコンデンサ C_x が接続すると発振し、方形パルスが出力される。これにより、外部測定端子に接触した被検体が静電容量を持つならば、その静電容量に対応した発振周波数が得られることになる。また、この発振周波数が生体と物体では異なるため、被検体が生体であるか否かを検知することが可能である。

【0007】

なお、出願人は、本明細書に記載した先行技術文献情報で特定される先行技術文献以外には、本発明に関連する先行技術文献を出願時までに見るに至らなかった。

【特許文献1】特開2000-172833号公報

【特許文献2】特開平10-165382号公報

【発明の開示】

【発明が解決しようとする課題】

【0008】

しかしながら、上述したような従来技術では、人工指に対する検出精度を十分に得るためには、装置の大型化が余儀なくされるという問題があった。

例えば第1の従来技術では、電極部に形成される共振回路とのインピーダンス整合を原理としており、トランス、インダクタンス、キャパシタンス等の外付け部品を必要としたため、部品点数が多くなり、装置を小型化することが困難である。また、検出信号が部品間を接続する配線から読み出されてしまうことや、外付け部品の素子値から、生体と判定する条件を推定されることが容易となるため、十分なセキュリティを確保できないという問題がある。

【0009】

また第2の従来技術では、シュミットインバータを発振させる必要があるが、被検体の C_x の値に依存してRが比較的高抵抗となり、半導体基板上でこのような素子を実現するには極めて大きな面積が必要となり、装置を小型化さらにはチップ化できないという問題点がある。また、被検体のインピーダンスを静電容量として一まとめに扱っており、インピーダンスの容量成分および抵抗成分を別々には検出できないため、人工指の材料を調整し、抵抗成分もしくは容量成分を調節して、インピーダンスを合わせ込むことで、生体と認識されてしまうという問題がある。

【0010】

本発明はこのような課題を解決するためのものであり、装置を大型化することなく、被検体の電気的特性を詳細に検出でき、装置の小型化さらにはチップ化を容易に実現できる生体認識装置を提供することを目的としている。

【課題を解決するための手段】

【0011】

このような目的を達成するために、本発明にかかる生体認識装置は、検出素子を介して電氣的に接触した被検体のインピーダンスに応じた信号に基づき被検体が生体であるか否かを判定する生体認識装置において、被検体と電氣的に接触する第1および第2の検出電極を有し、かつ第1の検出電極が所定の共通電位に接続されている検出素子と、中心電位が共通電位となるようオフセットを除去した交流の供給信号を出力するオフセット除去回路と、供給信号を検出素子の第2の検出電極へ印加し、検出素子を介して接触している被検体のインピーダンスに応じて位相が変化した信号を応答信号として出力する応答信号生成部と、供給信号に同期した基準信号と応答信号とを位相比較してその位相差を応答信号の波形情報として検出し、その波形情報を示す検出信号を出力する波形情報検出部と、検出信号の波形情報に基づき被検体が生体であるか否かを判定する生体認識部とを備え、波形情報検出部は、応答信号の中心電位が基準信号の中心電位となるよう応答信号をレベルシフトするレベルシフト回路を設けたものである。

【0012】

本発明にかかる他の生体認識装置は、検出素子を介して電氣的に接触した被検体のインピーダンスに応じた信号に基づき被検体が生体であるか否かを判定する生体認識装置にお

いて、被検体と電氣的に接触する第1および第2の検出電極を有し、かつ第1の検出電極が所定の共通電位に接続されている検出素子と、交流の供給信号を検出素子の第2の検出電極へ印加し、検出素子を介して接触している被検体のインピータンスに応じて位相が変化した信号を応答信号として出力する応答信号生成部と、供給信号に同期した基準信号と応答信号とを位相比較してその位相差を応答信号の波形情報として検出し、その波形情報を示す検出信号を出力する波形情報検出部と、検出信号の波形情報に基づき被検体が生体であるか否かを判定する生体認識部とを備え、波形情報検出部に、応答信号の中心電位が位相比較に用いる所定の基準電位となるよう応答信号のオフセットを補正するオフセット補正回路を設けたものである。

【0013】

本発明にかかる他の生体認識装置は、検出素子を介して電氣的に接触した被検体のインピータンスに応じた信号に基づき被検体が生体であるか否かを判定する生体認識装置において、被検体と電氣的に接触する第1および第2の検出電極を有する検出素子と、交流の供給信号を検出素子の第2の検出電極へ印加し、検出素子を介して接触している被検体のインピータンスに応じて位相が変化した信号を応答信号として出力する応答信号生成部と、供給信号に同期した基準信号と応答信号とを位相比較してその位相差を応答信号の波形情報として検出し、その波形情報を示す検出信号を出力する波形情報検出部と、供給信号の中心電位と等しい基準電位を検出素子の第1の検出電極へ供給する基準電位供給部と、検出信号の波形情報に基づき被検体が生体であるか否かを判定する生体認識部とを備えるものである。

【0014】

本発明にかかる他の生体認識装置は、検出素子を介して電氣的に接触した被検体のインピータンスに応じた信号に基づき被検体が生体であるか否かを判定する生体認識装置において、被検体と電氣的に接触する第1および第2の検出電極を有し、かつ第1の検出電極が所定の共通電位に接続されている検出素子と、中心電位が共通電位となるようオフセットを除去した交流の供給信号を出力するオフセット除去回路と、供給信号を検出素子の第2の検出電極へ印加し、検出素子を介して接触している被検体のインピータンスに応じて振幅が変化した信号を応答信号として出力する応答信号生成部と、応答信号の振幅を応答信号の波形情報として検出し、その波形情報を示す検出信号を出力する波形情報検出部と、検出信号の波形情報に基づき被検体が生体であるか否かを判定する生体認識部とを備え、波形情報検出部に、応答信号の最大電圧値を振幅として検出する最大電圧検出回路を設けたものである。

【0015】

本発明にかかる他の生体認識装置は、検出素子を介して電氣的に接触した被検体のインピータンスに応じた信号に基づき被検体が生体であるか否かを判定する生体認識装置において、被検体と電氣的に接触する第1および第2の検出電極を有し、かつ第1の検出電極が所定の共通電位に接続されている検出素子と、交流の供給信号を検出素子の第2の検出電極へ印加し、検出素子を介して接触している被検体のインピータンスに応じて振幅が変化した信号を応答信号として出力する応答信号生成部と、応答信号の振幅を応答信号の波形情報として検出し、その波形情報を示す検出信号を出力する波形情報検出部と、検出信号の波形情報に基づき被検体が生体であるか否かを判定する生体認識部とを備え、波形情報検出部に、応答信号のピーク電圧値を検出するピーク電圧検出回路と、応答信号の中心電圧値を検出する中心電圧検出回路と、ピーク電圧値と中心電圧値とを比較することにより振幅を検出する電圧比較回路とを設けたものである。

【0016】

本発明にかかる他の生体認識装置は、検出素子を介して電氣的に接触した被検体のインピータンスに応じた信号に基づき被検体が生体であるか否かを判定する生体認識装置において、被検体と電氣的に接触する第1および第2の検出電極を有し、かつ第1の検出電極が所定の共通電位に接続されている検出素子と、交流の供給信号を検出素子の第2の検出電極へ印加し、検出素子を介して接触している被検体のインピータンスに応じて振幅が変

化した信号を応答信号として出力する応答信号生成部と、応答信号の振幅を応答信号の波形情報として検出し、その波形情報を示す検出信号を出力する波形情報検出部と、検出信号の波形情報に基づき被検体が生体であるか否かを判定する生体認識部とを備え、波形情報検出部に、応答信号の最大電圧値を検出する最大電圧検出回路と、応答信号の最小電圧値を検出する最小電圧検出回路と、最大電圧値と最小電圧値とを比較することにより振幅を検出する電圧比較回路とを設けたものである。

【発明の効果】

【0017】

本発明によれば、所定の供給信号を検出素子へ印加し、検出素子を介して接触している被検体のインピーダンスに応じて変化した信号を応答信号とし、この応答信号の位相または振幅に応じた検出信号に基づき、被検体が生体であるか否かを判定するようにしたので、従来に比べ、大きな面積を必要とする抵抗素子や容量素子を必要とすることなく、例えば一般的なコンパレータや論理回路などの位相比較回路という極めて簡素な回路構成で被検体の電気的特性を検出でき、生体認識装置の小型化さらにはチップ化を容易に実現できる。

【0018】

また、供給信号や応答信号の中心電位を調整し、検出素子の共通電位を調整し、あるいは応答信号の振幅を絶対的または相対的に検出するようにしたので、比較的簡素な回路構成により、正負電源を用いることなく単一電源で、被検体のインピーダンスに応じた波形情報を有する所望の検出信号を得ることができる。したがって、正負電源を用いる場合と比較して、回路のレイアウト面積を小さくすることができ、生体認識装置の製造コストを削減できる。また、供給信号や応答信号の中心電位を調整し、あるいは応答信号の振幅を相対的に検出するようにしたので、信号処理回路の動作電源と共通電位とを別個に設定することができ、例えば共通電位として接地電位を用いることによりノイズ耐性を向上させることができる。

【発明を実施するための最良の形態】

【0019】

次に、本発明の実施の形態について図面を参照して説明する。

まず、図1を参照して、本発明の一実施の形態にかかる生体認識装置について説明する。図1は本発明の一実施の形態にかかる生体認識装置の構成を示すブロック図である。

この生体認識装置には、検出素子1、供給信号生成部2、応答信号生成部3、波形情報検出部4、および生体認識部5が設けられており、後述する各実施の形態にかかる生体認識装置に共通する構成である。

【0020】

検出素子1は、検出電極を介して被検体10と電気的に接触し、被検体10の持つインピーダンスの容量成分および抵抗成分を応答信号生成部3へ接続する。供給信号生成部2は、所定周波数の正弦波などからなる供給信号2Sを生成して応答信号生成部3に出力する。応答信号生成部3は、供給信号生成部2からの供給信号2Sを検出素子1に印加し、検出素子1の出カインピーダンスすなわち被検体10の持つインピーダンスの容量成分および抵抗成分により変化する応答信号3Sを波形情報検出部4へ出力する。

【0021】

波形情報検出部4は、応答信号生成部3からの応答信号3Sが示す波形から、供給信号2Sとの位相差または振幅を検出し、これら位相差または振幅を示す波形情報を含んだ検出信号4Sを生体認識部5へ出力する。生体認識部5は、波形情報検出部4からの検出信号4Sに含まれる波形情報に基づき被検体10が生体か否かを認識判定し、その認識結果5Sを出力する。

【0022】

〔第1の実施の形態〕

次に、図2を参照して、本発明の第1の実施の形態にかかる生体認識装置について説明する。図2は本発明の第1の実施の形態にかかる生体認識装置の構成を示すブロック図で

あり、図1の生体認識装置における供給信号生成部2、応答信号生成部3および波形情報検出部4Aの構成例が詳細に示されている。

この生体認識装置は、波形情報検出部4Aにおいて、元の供給信号2Sに同期する基準信号42Sと応答信号3Sとの位相差を、前述した波形情報として検出し、その波形情報を含む検出信号4ASを出力するようにしたものである。

【0023】

図2において、検出素子1には、被検体10と電氣的に接触するための検出電極11と検出電極12が設けられている。供給信号生成部2には、周波数発生回路21、波形整形回路22、およびオフセット除去回路23が設けられている。応答信号生成部3には、電流-電圧変換回路31が設けられている。波形情報検出部4Aには、レベルシフト回路41、基準信号発生回路42、および位相比較回路43が設けられている。

【0024】

検出素子1において、検出電極11は接地電位などの共通電位に接続され、検出電極12は応答信号生成部3の電流-電圧変換回路31の出力段に接続されている。この共通電位は、電源回路などの所定の供給回路部（図示せず）から一定の電位（低インピーダンス）で供給されている。

【0025】

供給信号生成部2において、周波数発生回路21は所定周波数のクロック信号を生成し、波形整形回路22は周波数発生回路21からのクロック信号に基づき正弦波や三角波などの繰り返し波形からなる交流の整形信号22Sを生成してオフセット除去回路23へ出力する。オフセット除去回路23は、共通電位と整形信号22Sの中心電位との直流電位差すなわちオフセットを整形信号22Sから除去し、共通電位を中心電位とする供給信号2Sを生成して出力する。なお、供給信号2Sは供給信号生成部2の代わりに外部の波形生成装置から供給してもよい。

【0026】

応答信号生成部3の電流-電圧変換回路31は、生体のインピーダンスに対して十分低い所定の出力インピーダンスで被検体10に供給信号2Sを印加し、その際に検出素子1を介して被検体10に流れる電流を電圧に変換し応答信号3Sとして出力する。

【0027】

波形情報検出部4Aのレベルシフト回路41は、共通電位を中心電位とする応答信号3を所定の基準電位が中心電位となるよう信号全体の直流バイアスをレベルシフトし、被比較信号41Sとして位相比較回路43へ出力する。基準信号発生回路42は、供給信号2Sに同期した基準信号42Sを位相比較回路43へ出力する。位相比較回路43は、被比較信号41Sと基準信号42Sとの位相を比較することにより、被検体10に固有のインピーダンス特性ここでは容量成分に対応する位相差を波形情報として検出し、その波形情報を含む検出信号4ASを出力する。この際、基準信号42Sとして供給信号2Sを用いてもよい。

【0028】

生体認識部5Aは、位相比較回路43からの検出信号4ASが示す位相差が、正当な生体のインピーダンス特性を示す位相差基準範囲内にあるか否かを判定することにより、被検体10に対する生体か否かの認識判定を行い、被検体10に対する認識結果5Sを出力する。

【0029】

次に、本実施の形態にかかる生体認識装置の動作について説明する。被検体10は検出素子1の検出電極11と検出電極12とを介して電流-電圧変換回路31の出力段に接続される。ここで、被検体10に固有のインピーダンスは、検出素子1の検出電極11と検出電極12との間に接続された容量成分 C_f と抵抗成分 R_f で示すことができる。したがって、電流-電圧変換回路31から所定の出力インピーダンスで印加された供給信号2Sは、電流-電圧変換回路31の出力インピーダンスと各被検体10に固有のインピーダンスとで分圧される。そして、被検体10に流れる電流が、各被検体10に固有のインピー

ダンスに応じてその位相または振幅が変化し、これら変化が電圧に変換された応答信号 3 S として出力される。

【0030】

本実施の形態では、波形情報検出部 4 A の位相比較回路 4 3 で、基準信号発生回路 4 2 から出力された基準信号 4 2 S と被比較信号 4 1 S との位相を比較し、応答信号 3 S の位相情報（位相差）を含んだ検出信号 4 A S を出力する。

【0031】

この際、検出素子 1 の検出電極 1 1 に接続されている接地電位などの共通電位と、検出電極 1 2 に印加される供給信号 2 S との間にオフセットが存在する場合、被検体 1 0 に直流電流が流れるため、被検体 1 0 の抵抗成分 R_f に応じたオフセットが応答信号 3 S にも発生する。本実施の形態では、供給信号生成部 2 にオフセット除去回路 2 3 を設けて、供給信号 2 S と共通電位との間のオフセットを除去することにより、被検体 1 0 への直流電流の印加を抑止するとともに、応答信号 3 S におけるオフセットの発生を回避している。

さらに、波形情報検出部 4 A にレベルシフト回路 4 1 を設けて、応答信号 3 S をレベルシフトすることによりその中心電位が基準電位となる被比較信号 4 1 S を生成し、この被比較信号 4 1 S を用いて位相差を検出している。

【0032】

図 2 の各部における信号波形例を図 3 に示す。供給信号生成部 2 の波形整形回路 2 2 では、回路の動作電源電位 V_{DD} と接地電位 ($0V = GND$) のほぼ中間の電位 V_A を中心電位とする整形信号 2 2 S が生成される。この際、共通電位として接地電位を用いた場合、整形信号 2 2 S には、中心電位 V_A 分のオフセットが存在することになる。オフセット除去回路 2 3 では、このオフセット分を除去して共通電位を中心電位とする供給信号 2 S を生成して出力する。したがって、被検体 1 0 には直流電流が印加されず、応答信号 3 S として、被検体 1 0 の抵抗成分 R_f によるオフセットのない、共通電位を中心電位とする信号が得られる。

【0033】

本実施の形態では、波形情報検出部 4 A のレベルシフト回路 4 1 では、単一動作電源すなわち接地電位に対して正側方向（負側方向）のみの動作電源で各信号処理回路を動作させるため、応答信号 3 S の振幅が接地電位と動作電源電位 V_{DD} との間に収まるよう応答信号 3 S をレベルシフトし、被比較信号 4 1 S として出力する。

位相比較回路 4 3 では、この被比較信号 4 1 S と基準信号 4 2 S とを比較する際、これらアナログ信号を一旦デジタル信号へ変換し、論理回路により位相比較している。アナログ信号をデジタル信号へ変換する場合、アナログ信号を高利得で増幅したり所定のしきい値と比較する方法が考えられる。

【0034】

この際、アナログ信号の中心電位が所望の基準電位と一致していない場合、デジタル信号から得られる位相に誤差が生じる。例えば高利得で増幅する際、基準電位がしきい値となってアナログ信号を動作電源電位 V_{DD} または接地電位のいずれかへ飽和させてデジタル化するため、アナログ信号の中心電位が基準電位からずれている場合、アナログ信号のうち基準電位より高い電位の区間長と低い電位の区間長が非対称となり、応答信号 3 S が正弦波であっても、得られるデジタル信号のデューティ比は 1 : 1 にならず位相（立ち上がりエッジや立ち下がりエッジのタイミング）に誤差が生じる。これはアナログ信号を所定のしきい値すなわち基準電位と比較してデジタル化する場合も同様である。

【0035】

したがって、波形情報検出部 4 A のレベルシフト回路 4 1 で応答信号 3 S をレベルシフトする際、応答信号 3 S の中心電位が基準信号と一致するようレベルシフトすることにより、単一動作電源の実現だけでなく、上記位相誤差の発生をも抑止できる。

また、基準信号発生回路 4 2 からの基準信号 4 2 S も位相比較回路 4 3 で同様にしてデジタル化される。このとき、基準信号発生回路 4 2 で生成される基準信号 4 2 S の中心電位と応答信号 3 S に対するレベルシフトの際の基準電位とを一致させることにより、極め

て位相ズレの少ないデジタル信号が容易に得られ、精度よく位相差を検出できる。

【0036】

このようにして、供給信号 2 S として接地電位などの共通電位を中心とした正弦波を用いた場合、応答信号 3 S の位相は被検体 10 のインピーダンスに応じて変化する。基準信号 4 2 S として供給信号 2 S に同期した信号を用い、位相比較回路 4 3 により応答信号 3 S すなわち被比較信号 4 1 S との位相を比較することで、例えば被検体 10 のインピーダンスのうち容量成分に応じた位相差 ϕ をパルス幅とする検出信号 4 A S が出力される。

【0037】

このように、波形情報検出部 4 A に位相比較回路 4 3 を設け、応答信号 3 S と基準信号 4 2 S の位相を比較することにより、被検体 10 に固有の容量成分に応じて変化する位相を、応答信号 3 S の波形を示す波形情報として検出するようにしたので、従来に比べ、例えば大きな面積を必要とする抵抗素子や容量素子を必要とすることなく、一般的なコンパレータや論理回路などの位相比較回路という極めて簡素な回路構成で被検体の電気的特性、ここでは被検体 10 に固有のインピーダンスのうち虚数成分を示す情報を詳細に検出でき、生体認識装置の小型化さらにはチップ化を容易に実現できる。

【0038】

また、オフセット除去回路 2 3 で共通電位を中心電位とする供給信号 2 S 生成して被検体 10 へ印加し、レベルシフト回路 4 1 で中心電位が基準電位となるよう応答信号 3 S をレベルシフトして被比較信号 4 1 S を生成し、この被比較信号 4 1 S に基づき位相比較するようにしたので、比較的簡素な回路構成で、信号処理回路の動作電源電位と共通電位の電位とを別個に設定することができる。したがって、例えば共通電位として接地電位を用いることによりノイズ耐性を向上させることができるとともに、信号処理回路の動作電源を単一電源とすることができ、正負電源を用いる場合と比較して、回路のレイアウト面積を小さくすることができ、生体認識装置の製造コストを削減できる。

【0039】

[第2の実施の形態]

次に、図 4 を参照して、本発明の第 2 の実施の形態にかかる生体認識装置について説明する。図 4 は本発明の第 2 の実施の形態にかかる生体認識装置の構成を示すブロック図である。

本実施の形態は、前述した第 1 の実施の形態（図 2 参照）と同様に、波形情報として応答信号 3 S の位相を検出するようにしたものであるが、供給信号 2 S として共通電位とのオフセットを含む信号を検出素子 1 へ印加し、応答信号 3 S に生じるオフセットを波形情報検出部 4 A で補正するようにした点が第 1 の実施の形態と異なる。なお、図 2 と同じまたは同等部分には同一符号を付してある。

【0040】

供給信号生成部 2 は、周波数発生回路 2 1 と波形整形回路 2 2 から構成されており、前述したオフセット除去回路 2 3 は設けられていない。

波形情報検出部 4 A には、前述したレベルシフト回路 4 1 に代えてオフセット補正回路 4 1 A が設けられている。このオフセット補正回路 4 1 A は、被検体 10 の抵抗成分 R_f に応じて応答信号 3 S に生じるオフセットすなわち応答信号 3 S の中心電位と基準電位との直流電位差を補正する。

【0041】

次に、図 5 を参照して、本実施の形態にかかる生体認識装置の動作について説明する。図 5 は、図 4 の生体認識装置の各部における信号波形例である。

供給信号生成部 2 の波形整形回路 2 2 では、回路の動作電源電位 V_{DD} と接地電位 ($0V = GND$) のほぼ中間の電位 V_A を中心電位とする供給信号 2 S が生成されて出力される。これにより、被検体 10 には直流電流が印加され、応答信号 3 S は、被検体 10 の抵抗成分 R_f によるオフセットを含む信号となる。例えば、 R_f が所定値の場合に、応答信号 3 S の中心電位が前述の基準電位 V_B となる場合、 R_f が上記所定値より大きい場合は基準電位 V_B より高い V_{B2} が中心電位となり、 R_f が上記所定値より小さい場合は基準電

位VBより低いVB1が中心電位となる。

【0042】

本実施の形態では、波形情報検出部4Aのオフセット補正回路41Aでは、単一動作電源すなわち接地電位に対して正側方向（負側方向）のみの動作電源で後段回路を動作させるため、応答信号3Sの振幅が接地電位と動作電源電位VDDとの間に収まるよう応答信号3Sをレベルシフトし、被比較信号41Sとして出力する。

この際、オフセット補正回路41Aでは、応答信号3Sの中心電位が位相比較で用いる基準電位VBと一致するようにレベルシフトすることにより、単一動作電源の実現だけでなく、前述したデジタル化の際の位相誤差の発生をも抑止できる。

【0043】

このように、波形情報検出部4Aに位相比較回路43を設け、応答信号3Sと基準信号42Sの位相を比較することにより、被検体10に固有の容量成分に応じて変化する位相を、応答信号3Sの波形を示す波形情報として検出するようにしたので、従来に比べ、例えば大きな面積を必要とする抵抗素子や容量素子を必要とすることなく、一般的なコンパレータや論理回路などの位相比較回路という極めて簡素な回路構成で被検体の電気的特性、ここでは被検体10に固有のインピーダンスのうち虚数成分を示す情報を詳細に検出でき、生体認識装置の小型化さらにはチップ化を容易に実現できる。

【0044】

また、オフセット補正回路41Aで中心電位が基準電位となるよう応答信号3Sのオフセットを補正して被比較信号41Sを生成し、この被比較信号41Sに基づき位相比較するようにしたので、比較的簡素な回路構成で、信号処理回路の動作電源電位と共通電位の電位とを別個に設定することができる。したがって、例えば共通電位として接地電位を用いることによりノイズ耐性を向上させることができるとともに、信号処理回路の動作電源を単一電源とすることができ、正負電源を用いる場合と比較して、回路のレイアウト面積を小さくすることができ、生体認識装置の製造コストを削減できる。

【0045】

[第3の実施の形態]

次に、図6を参照して、本発明の第3の実施の形態にかかる生体認識装置について説明する。図6は本発明の第3の実施の形態にかかる生体認識装置の構成を示すブロック図である。

本実施の形態は、前述した第2の実施の形態（図4参照）と同様に、波形情報として応答信号3Sの位相を検出するようにしたものであるが、基準電位供給部6を設けて、検出素子1に対して供給信号2Sの中心電位と等しい共通電位を供給するようにした点が第2の実施の形態と異なる。なお、図4と同じまたは同等部分には同一符号を付してある。

【0046】

基準電位供給部6は、供給信号生成部2で生成された供給信号2Sの中心電位を検出し、その中心電位と等しい基準電位VBを生成して、検出素子1の検出電極11へ低インピーダンスで供給する回路である。この際、供給信号2Sは、例えば各信号回路の動作電源電位VDDと接地電位の間電位が用いられ、基準電位VBもこれに等しい電位となる。

なお、波形情報検出部4Aは、基準信号発生回路42と位相比較回路43から構成されており、前述したオフセット補正回路41Aは設けられていない。

【0047】

次に、図7を参照して、本実施の形態にかかる生体認識装置の動作について説明する。図7は、図6の生体認識装置の各部における信号波形例である。

供給信号生成部2の波形整形回路22では、当該回路の動作電源電位VDDと接地電位の間電位を中心電位とする供給信号2Sが生成されて出力される。また、基準電位供給部6では、この供給信号2Sの中心電位を検出し、その電位と等しい基準電位VBを検出素子1の検出電極11に供給する。これにより、被検体10には直流電流が印加されず、応答信号3Sは、基準電位VBを中心電位とする信号となる。

この際、位相比較回路43で用いる基準電位として基準電位VBが用いられており、こ

の応答信号 3 S は、位相比較回路 4 3 へ直接入力されて、基準信号 4 2 S と位相比較される。

【0048】

このように、波形情報検出部 4 A に位相比較回路 4 3 を設け、応答信号 3 S と基準信号 4 2 S の位相を比較することにより、被検体 1 0 に固有の容量成分に応じて変化する位相を、応答信号 3 S の波形を示す波形情報として検出するようにしたので、従来に比べ、例えば大きな面積を必要とする抵抗素子や容量素子を必要とすることなく、一般的なコンパレータや論理回路などの位相比較回路という極めて簡素な回路構成で被検体の電気的特性、ここでは被検体 1 0 に固有のインピーダンスのうち虚数成分を示す情報を詳細に検出でき、生体認識装置の小型化さらにはチップ化を容易に実現できる。

【0049】

また、基準電位供給部 6 から供給信号 2 S の中心電位に等しい基準電位を検出素子 1 の共通電位として供給するようにしたので、比較的簡素な回路構成により、正負電源を用いることなく単一電源で、被検体のインピーダンスに応じた波形情報を有する所望の検出信号を得ることができる。したがって、例えば正負電源を用いる場合と比較して、回路のレイアウト面積を小さくすることができ、生体認識装置の製造コストを削減できる。

【0050】

[第 4 の実施の形態]

次に、図 8 を参照して、本発明の第 4 の実施の形態にかかる生体認識装置について説明する。図 8 は本発明の第 4 の実施の形態にかかる生体認識装置の構成を示すブロック図である。

この生体認識装置は、波形情報検出部 4 B において、応答信号 3 S の振幅を前述の波形情報として検出し、その波形情報を含む検出信号 4 B S を出力するようにしたものである。前述した第 1 の実施の形態（図 2 参照）と比較して、波形情報検出部 4 B に最大電圧検出回路 4 5 を有する点が異なる。なお、図 2 と同じまたは同等部分には同一符号を付してある。

【0051】

最大電圧検出回路 4 5 は、接地電位などの共通電位を中心電位とする応答信号 3 S から、被検体 1 0 に固有のインピーダンス特性ここでは抵抗成分に対応する振幅変化を検出し、検出信号 4 B S として出力する。最大電圧検出回路 4 5 の具体例としてはサンプルホールド回路などがある。なお、図 8 の生体認識装置において、波形情報検出部 4 B 以外の構成については、図 2 と同様であり、詳細な説明は省略する。

【0052】

次に、図 8 の生体認識装置の動作について説明する。被検体 1 0 は検出素子 1 の検出電極 1 1 と検出電極 1 2 とを介して電流-電圧変換回路 3 1 の出力段に接続される。ここで、被検体 1 0 に固有のインピーダンスは、検出素子 1 の検出電極 1 1 と検出電極 1 2 との間に接続された容量成分 C_f と抵抗成分 R_f で示すことができる。したがって、電流-電圧変換回路 3 1 から所定の出力インピーダンスで印加された供給信号 2 S は、電流-電圧変換回路 3 1 の出力インピーダンスと各被検体 1 0 に固有のインピーダンスとで分圧される。そして、被検体 1 0 に流れる電流が、各被検体 1 0 に固有のインピーダンスに応じてその位相または振幅が変化し、これら変化が電圧に変換された応答信号 3 S として出力される。

【0053】

本実施の形態では、波形情報検出部 4 B の最大電圧検出回路 4 5 で、応答信号 3 S の振幅ピーク値を含んだ検出信号 4 B S を出力する。

図 8 の各部における信号波形例を図 9 に示す。供給信号生成部 2 の波形整形回路 2 2 では、回路の動作電源電位 V_{DD} と接地電位 ($0V = GND$) のほぼ中間の電位 V_A を中心電位とする整形信号 2 2 S が生成され、オフセット除去回路 2 3 から共通電位を中心電位とする供給信号 2 S が出力される。

これにより、応答信号 3 S は、共通電位を中心電位とする信号となり、被検体 1 0 のイ

ンピーダンスに応じて振幅が変化する。最大電圧検出回路45は、応答信号3Sの最大電圧値を検出し、応答信号3Sの振幅Aに比例した直流電位を示す検出信号4BSを出力する。

【0054】

このように、波形情報検出部4Bに最大電圧検出回路45を設け、被検体10に固有の抵抗成分に応じて変化する振幅を、応答信号3Sの波形を示す波形情報として検出するようにしたので、従来に比べ、例えば大きな面積を必要とする抵抗素子や容量素子を必要とすることなく、一般的なサンプルホールド回路などのピーク電圧検出回路という極めて簡素な回路構成で被検体の電気的特性、ここでは被検体10に固有のインピーダンスのうち実数成分を示す情報を詳細に検出でき、生体認識装置の小型化さらにはチップ化を容易に実現できる。

【0055】

また、オフセット除去回路23で共通電位を中心電位とする供給信号2S生成して被検体10へ印加するようにしたので、共通電位として接地電位を用いた場合には、最大電圧検出回路45で応答信号3Sの最大電圧を検出するだけで、被検体10に応じた応答信号3Sの振幅を得ることができる。したがって、例えば共通電位として接地電位を用いることによりノイズ耐性を向上させることができるとともに、信号処理回路の動作電源を単一電源とすることができ、正負電源を用いる場合と比較して、回路のレイアウト面積を小さくすることができ、生体認識装置の製造コストを削減できる。

【0056】

[第5の実施の形態]

次に、図10を参照して、本発明の第5の実施の形態にかかる生体認識装置について説明する。図10は本発明の第5の実施の形態にかかる生体認識装置の構成を示すブロック図である。

本実施の形態は、前述した第4の実施の形態(図8参照)と同様に、波形情報として応答信号3Sの振幅を検出するようにしたものであるが、波形情報検出部4Bで、応答信号3Sのピーク電圧値と中心電圧値とを比較することにより、応答信号3Sの振幅を検出するようにした点が第4の実施の形態と異なる。なお、図2と同じまたは同等部分には同一符号を付してある。

【0057】

波形情報検出部4Bは、ピーク電圧検出回路46、中心電圧検出回路47、および電圧比較回路48から構成されている。ピーク電圧検出回路46は、応答信号3Sからそのピーク電圧値46Sを検出する。中心電圧検出回路47は応答信号3Sからその中心電圧値47Sを検出する。電圧比較回路48は、ピーク電圧値46Sと中心電圧値47Sとを比較することによりその電圧差から応答信号3Sの振幅を検出し、その振幅を波形情報として含む検出信号4BSを出力する。

なお、供給信号生成部2は、周波数発生回路21と波形整形回路22から構成されており、前述したオフセット除去回路23は設けられていない。

【0058】

次に、図11を参照して、本実施の形態にかかる生体認識装置の動作について説明する。図11は、図10の生体認識装置の各部における信号波形例である。

供給信号生成部2の波形整形回路22では、回路の動作電源電位VDDと接地電位($0V = GND$)のほぼ中間の電位VAを中心電位とする供給信号2Sが出力される。これにより、被検体10には直流電流が印加され、応答信号3Sは、被検体10の抵抗成分Rfによるオフセットを含む信号となる。

本実施の形態では、波形情報検出部4Bにピーク電圧検出回路46と中心電圧検出回路47を設けて、応答信号3Sのピーク電圧値46Sと中心電圧値47Sとを検出し、これらを電圧比較回路48で比較することにより、応答信号3Sの振幅を検出している。この際、ピーク電圧値は、応答信号3Sの最大電圧値であってもよく、最小電圧値であってもよい。

【0059】

このように、波形情報検出部 4 B で、被検体 10 に固有の抵抗成分に応じて変化する振幅を、応答信号 3 S の波形を示す波形情報として検出するようにしたので、従来に比べ、例えば大きな面積を必要とする抵抗素子や容量素子を必要とすることなく、一般的なサンプルホールド回路などのピーク電圧検出回路という極めて簡素な回路構成で被検体の電気的特性、ここでは被検体 10 に固有のインピーダンスのうち実数成分を示す情報を詳細に検出でき、生体認識装置の小型化さらにはチップ化を容易に実現できる。

【0060】

また、ピーク電圧検出回路 46 と中心電圧検出回路 47 で、応答信号 3 S のピーク電圧値 46 S と中心電圧値 47 S を検出し、これらを電圧比較回路 48 で比較することにより、応答信号 3 S の振幅を検出するようにしたので、応答信号 3 S の中心電位に関係なく、その振幅を検出できる。したがって、例えば共通電位として接地電位を用いることによりノイズ耐性を向上させることができるとともに、信号処理回路の動作電源を単一電源とすることができ、正負電源を用いる場合と比較して、回路のレイアウト面積を小さくすることができ、生体認識装置の製造コストを削減できる。

【0061】

なお、本実施の形態において、ピーク電圧検出回路 46 と中心電圧検出回路 47 に代えて、最大電圧検出回路と最小電圧検出回路を用い、図 12 に示すように、これら回路から得られた応答信号 3 S の最大電圧値と最小電圧値とを用いて、電圧比較回路 48 で応答信号 3 S の振幅 B を検出するようにしてもよく、前述と同様の作用効果が得られる。

【0062】

なお、以上の各実施の形態では、波形情報検出部 4 (4 A, 4 B) で、位相差または振幅のいずれかを検出する場合を例として説明したが、これら位相差および振幅の両方を並列的に検出し、それぞれの検出信号に基づき生体認識部 5 で被検体 10 が生体か否かを判定するようにしてもよい。これにより、被検体の材料や材質を選択してその実数成分および虚数成分を個別に調整することが極めて難しくなり、人工指による不正認識行為に対して高いセキュリティが得られる。

【0063】

この際、前述した第 1～3 の実施の形態のいずれかと第 4, 5 の実施の形態のいずれかとを組み合わせることで適用することにより、例えば共通電位として接地電位を用いることによりノイズ耐性を向上させることができるとともに、信号処理回路の動作電源を単一電源とすることができ、正負電源を用いる場合と比較して、回路のレイアウト面積を小さくすることができ、生体認識装置の製造コストを削減できる。

この際、第 4 の実施の形態 (図 8 参照) については、応答信号 3 S の中心電位が接地電位であることが望ましく、共通電位として接地電位を用いた第 1 の実施の形態 (図 2 参照) と容易に組み合わせることができる。また、第 5 の実施の形態 (図 10 参照) については、応答信号 3 S が動作電源電位と接地電位との間に存在することが望ましく、第 2 の実施の形態 (図 4 参照) または第 3 の実施の形態 (図 6 参照) と容易に組み合わせることができる。

【図面の簡単な説明】

【0064】

【図 1】 本発明の一実施の形態にかかる生体認識装置の構成を示すブロック図である。

【図 2】 本発明の第 1 の実施の形態にかかる生体認識装置の構成を示すブロック図である。

【図 3】 図 2 の生体認識装置の各部信号を示す信号波形図である。

【図 4】 本発明の第 2 の実施の形態にかかる生体認識装置の構成を示すブロック図である。

【図 5】 図 4 の生体認識装置の各部信号を示す信号波形図である。

【図 6】 本発明の第 3 の実施の形態にかかる生体認識装置の構成を示すブロック図である。

ある。

【図 7】 図 6 の生体認識装置の各部信号を示す信号波形図である。

【図 8】 本発明の第 4 の実施の形態にかかる生体認識装置の構成を示すブロック図である。

【図 9】 図 8 の生体認識装置の各部信号を示す信号波形図である。

【図 10】 本発明の第 5 の実施の形態にかかる生体認識装置の構成を示すブロック図である。

【図 11】 図 10 の生体認識装置の各部信号を示す信号波形図である。

【図 12】 他の生体認識装置の各部信号を示す信号波形図である。

【図 13】 第 1 の従来技術にかかる指紋照合装置の構成を示すブロック図である。

【図 14】 第 2 の従来技術にかかる生体検知装置の構成を示すブロック図である。

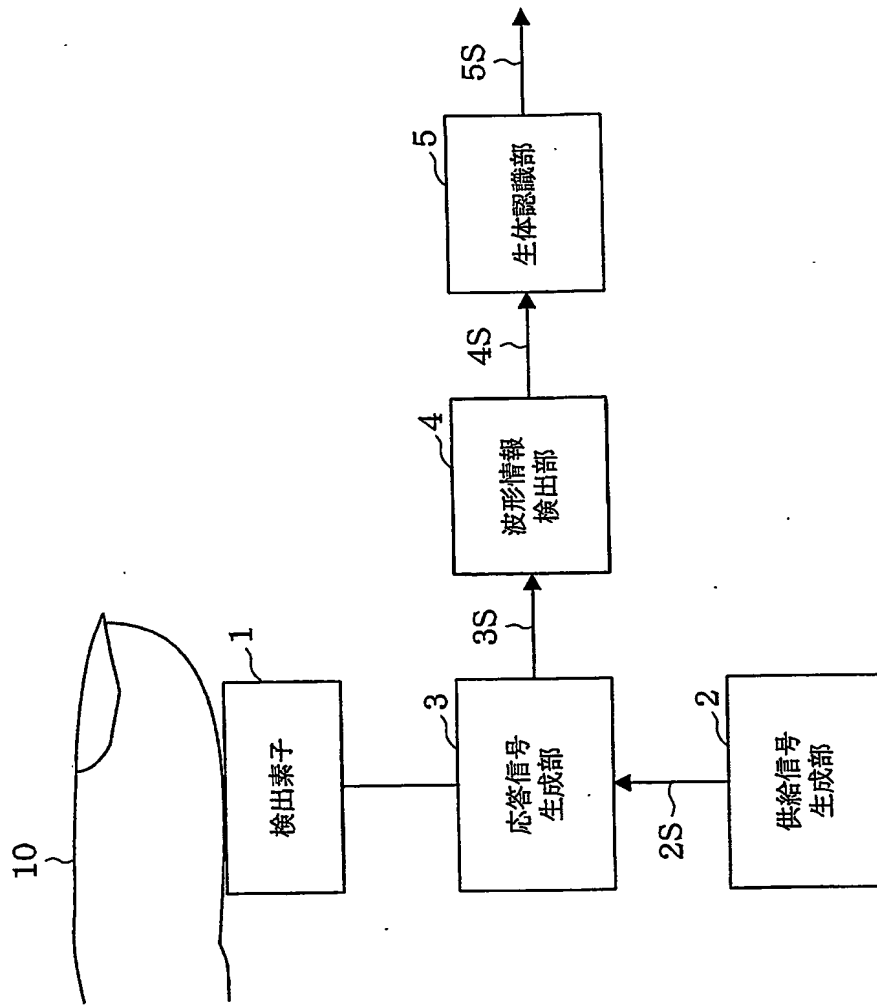
【図 15】 図 14 の生体検知装置における生体検知の原理を示す回路図である。

【符号の説明】

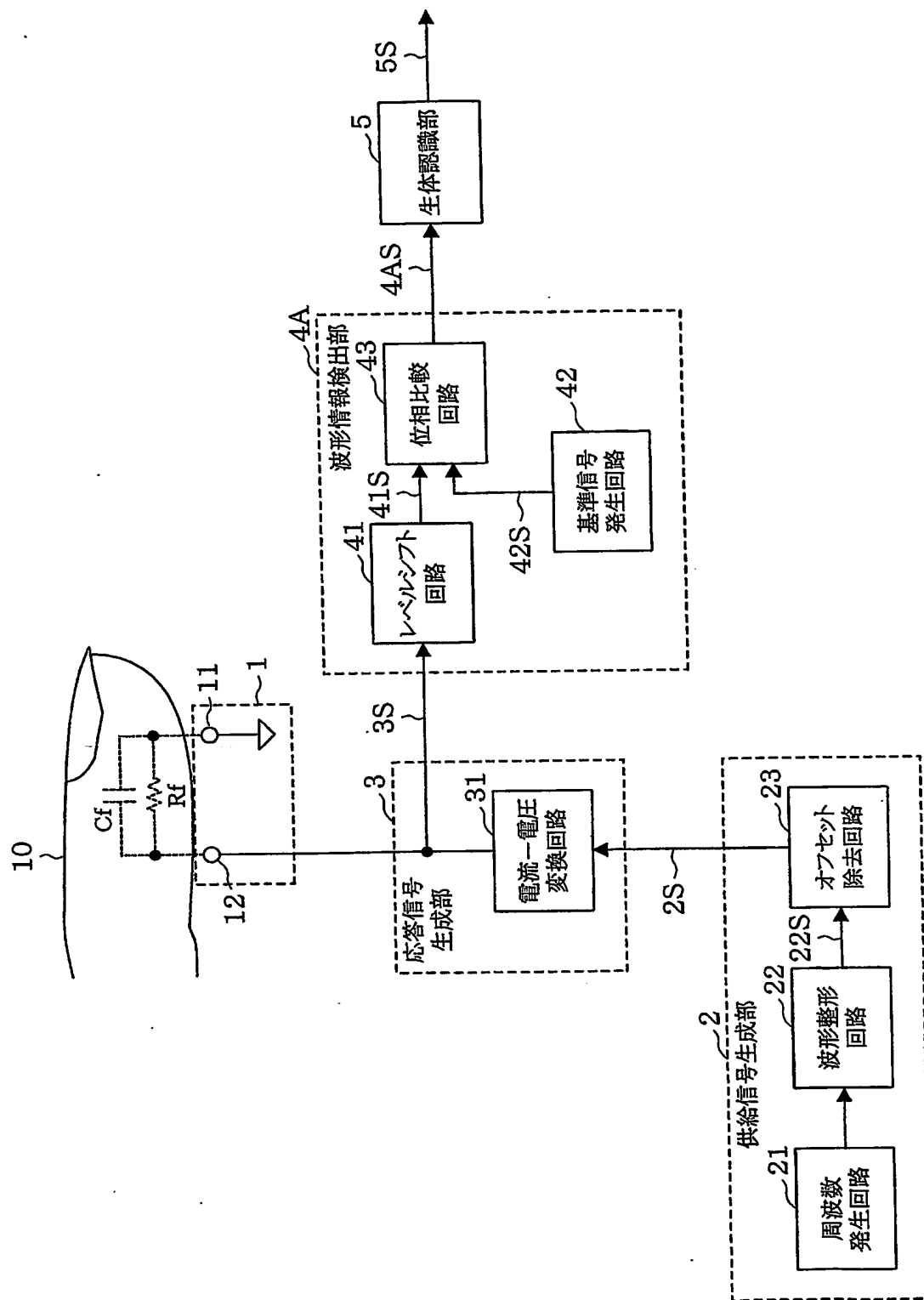
【0065】

1…検出素子、11, 12…検出電極、2…供給信号生成部、21…周波数発生回路、22…波形整形回路、22S…整形信号、23…オフセット除去回路、24…レベルシフト回路、2S…供給信号、3…応答信号生成部、31…電流-電圧変換回路、3S…応答信号、4, 4A, 4B…波形情報検出部、41…レベルシフト回路、41A…オフセット補正回路、41S…被比較信号、42…基準信号発生回路、42S…基準信号、43…位相比較回路、45…最大電圧検出回路、46…ピーク電圧検出回路、47…中心電圧検出回路、48…電圧比較回路、4S, 4AS, 4BS…検出信号、5…生体認識部、5S…認識結果、6…基準電位供給部、Cf…容量成分、Rf…抵抗成分。

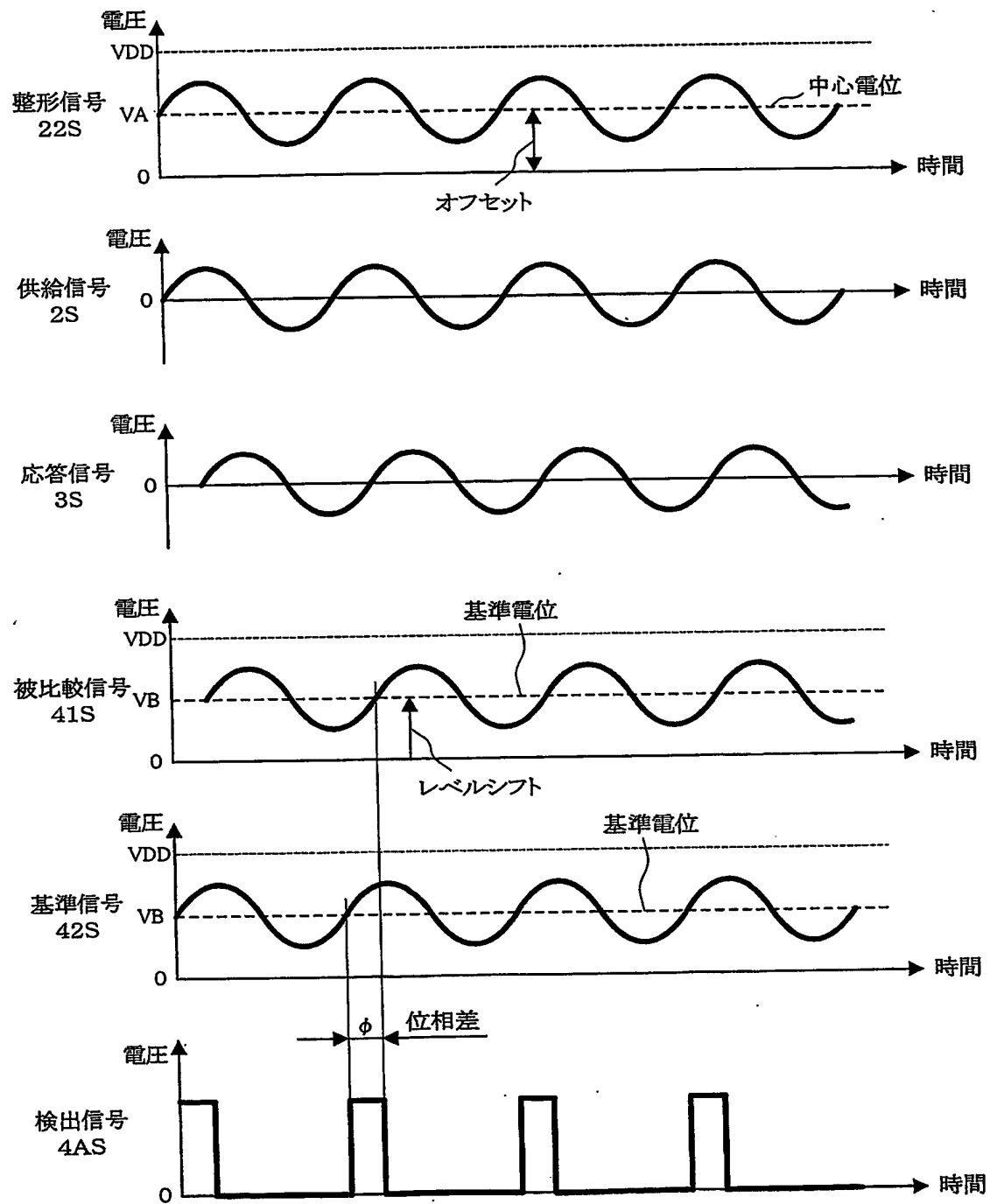
【書類名】 図面
【図 1】



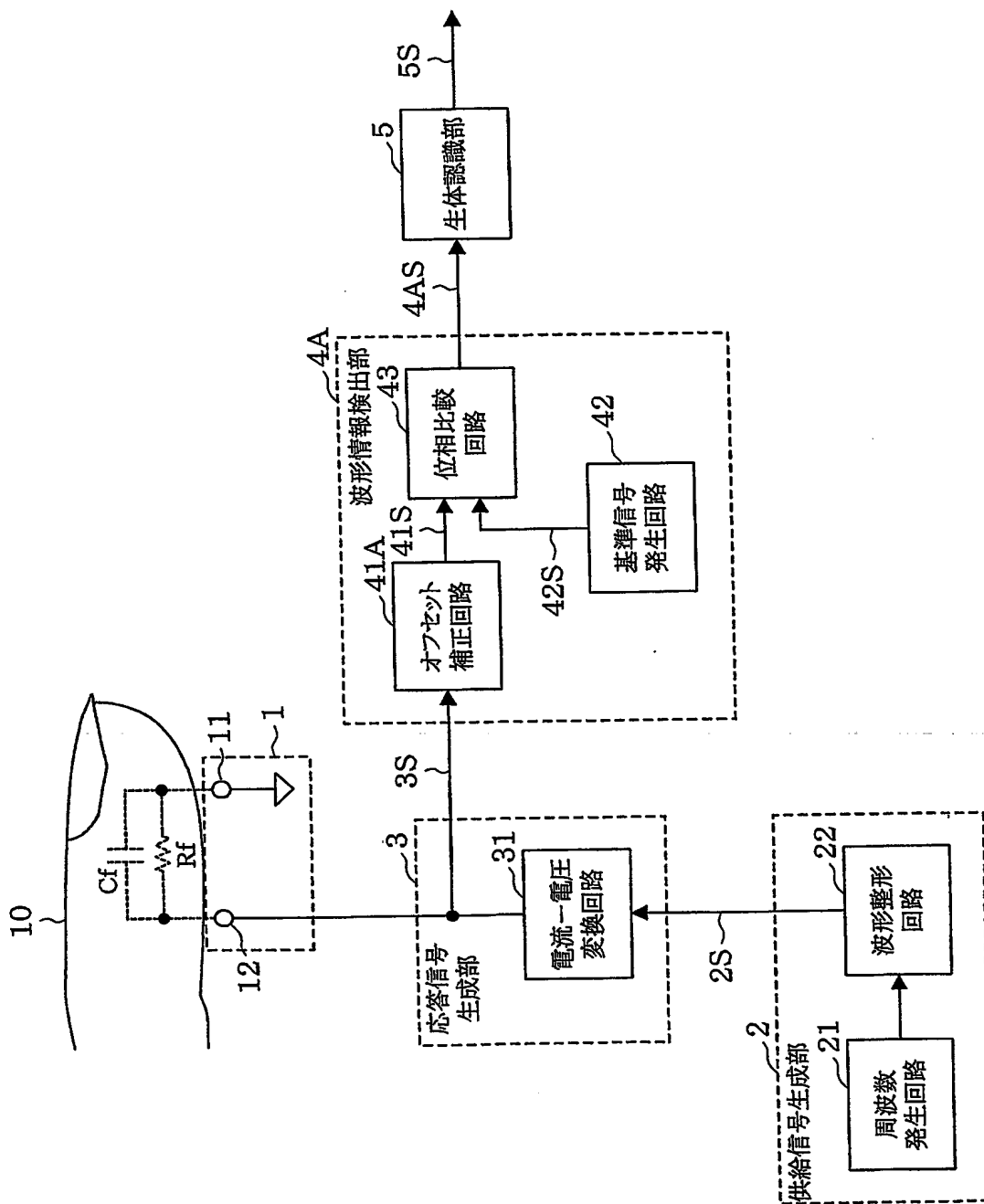
【図 2】



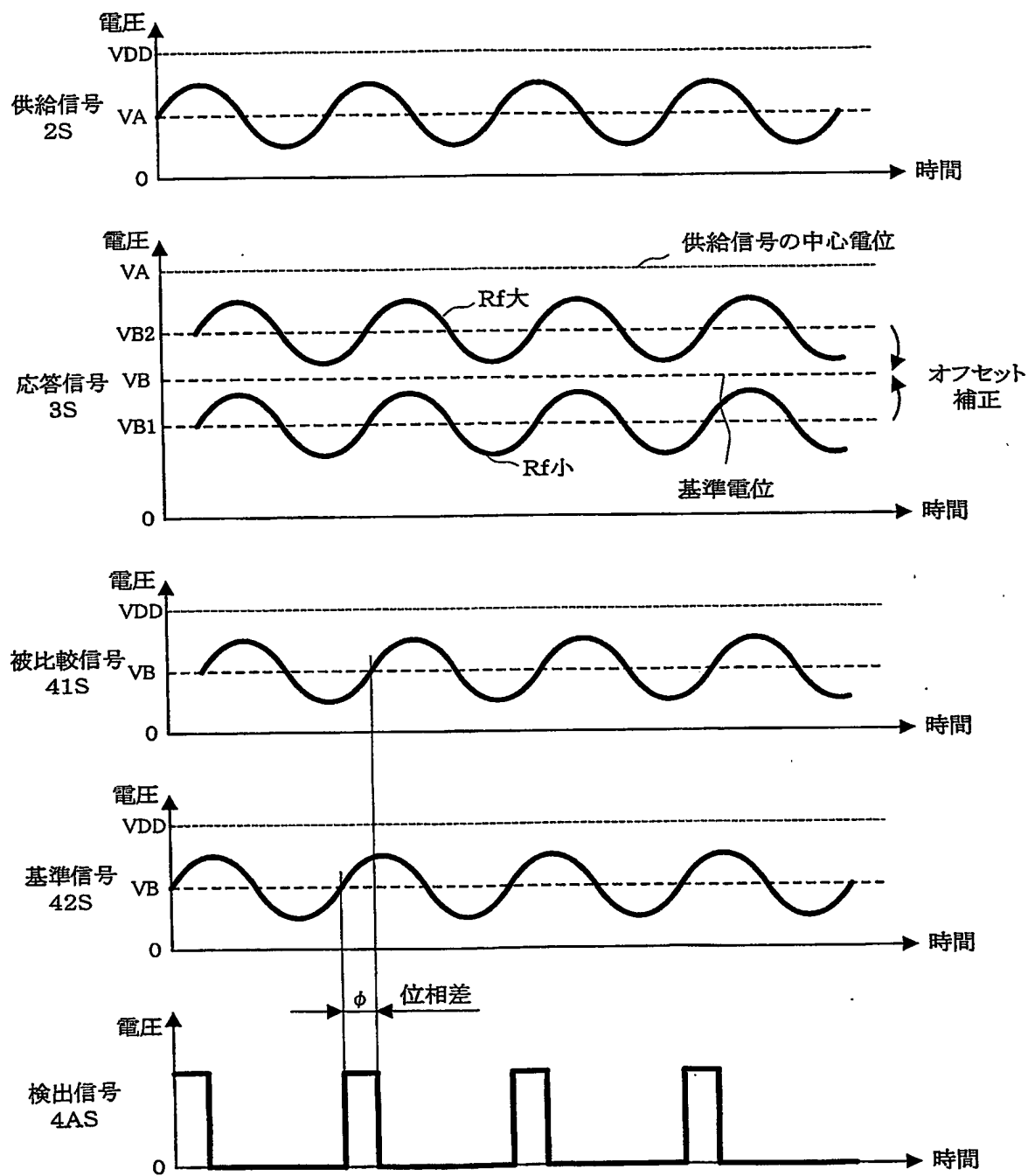
【図 3】



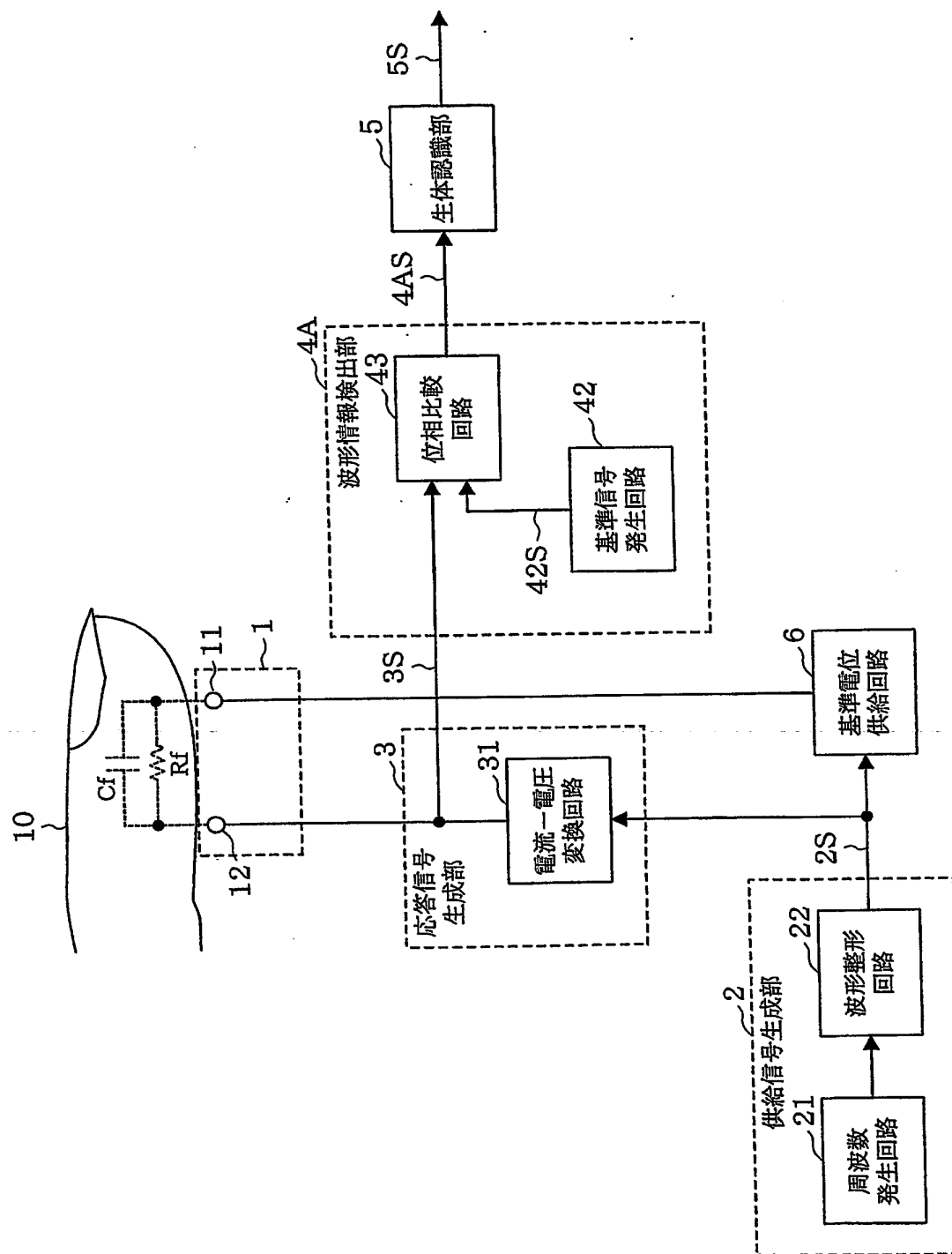
【図 4】



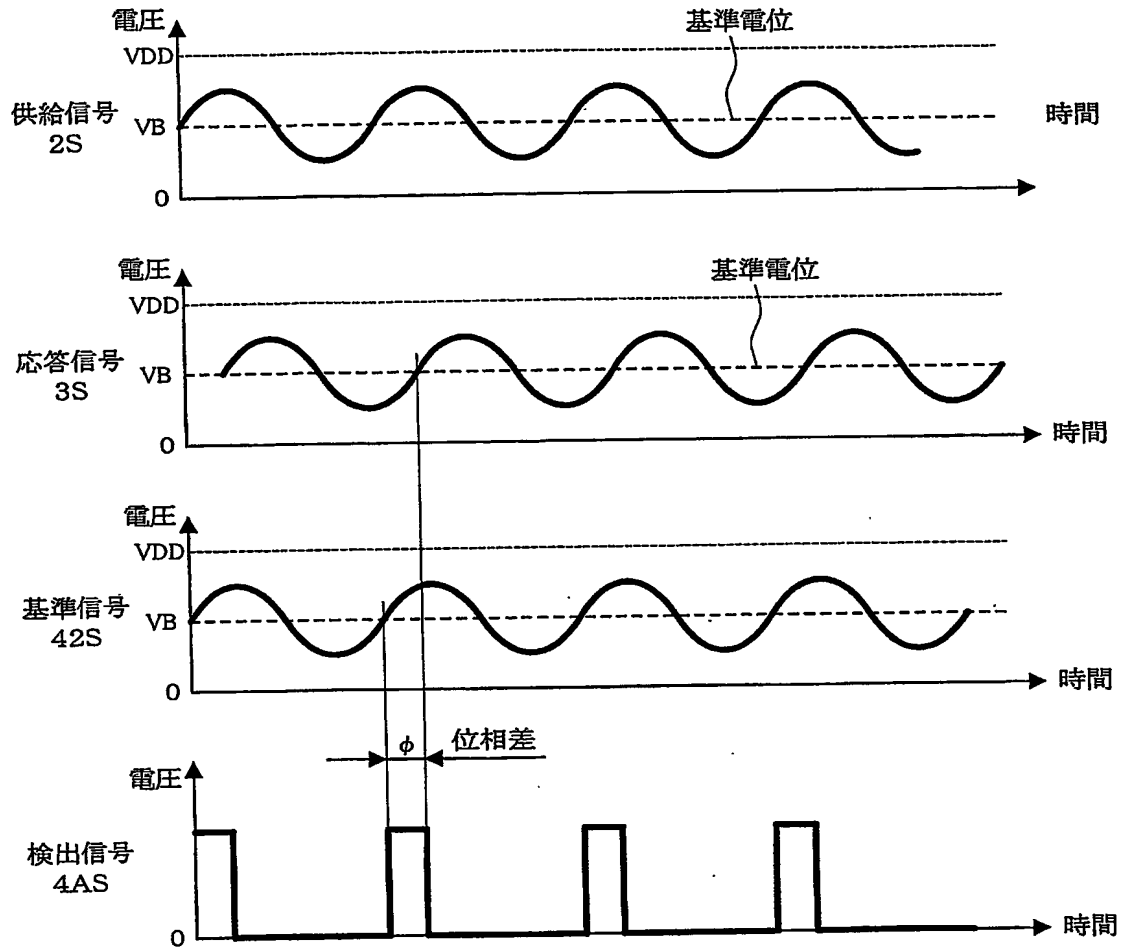
【図 5】



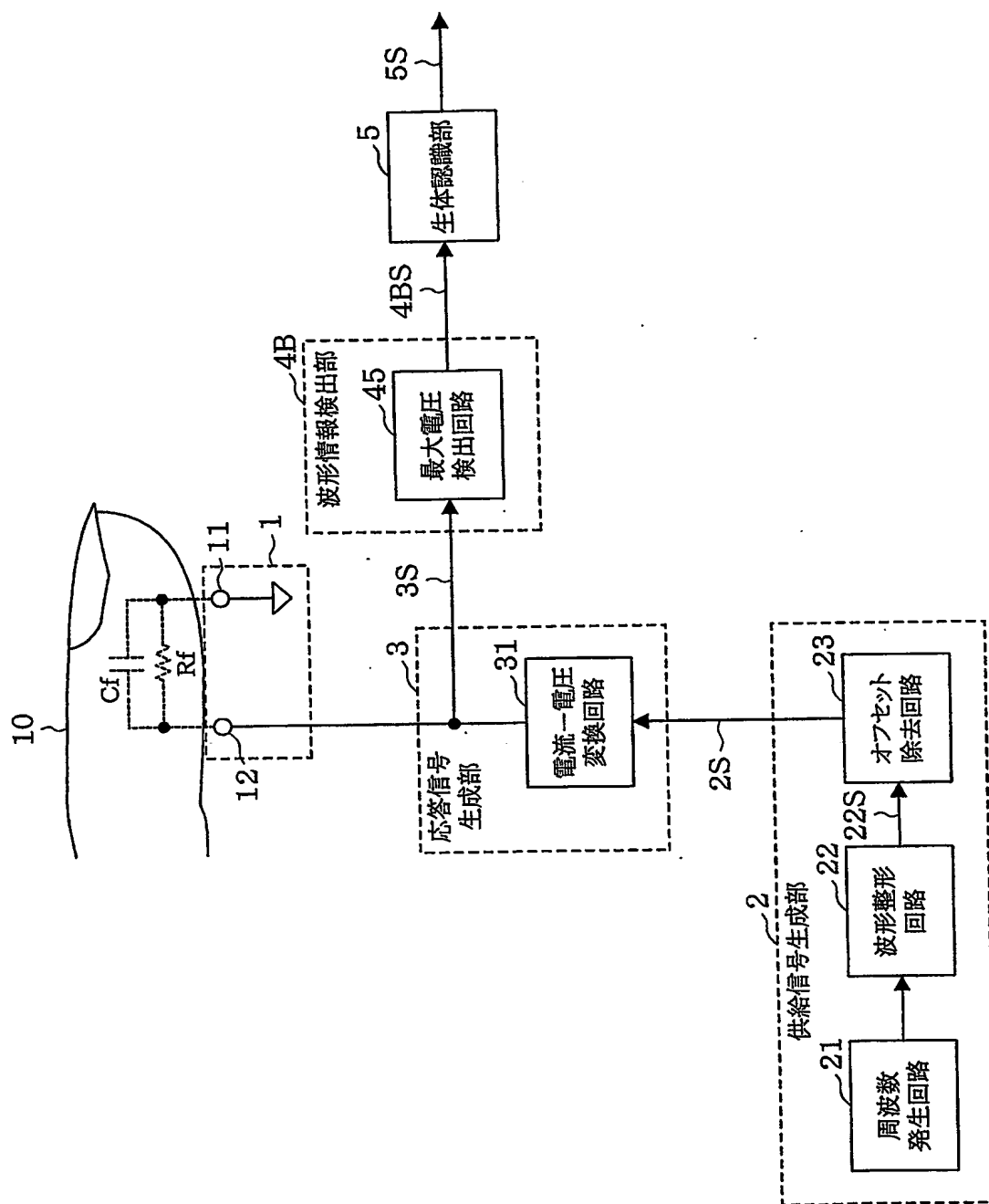
【図 6】



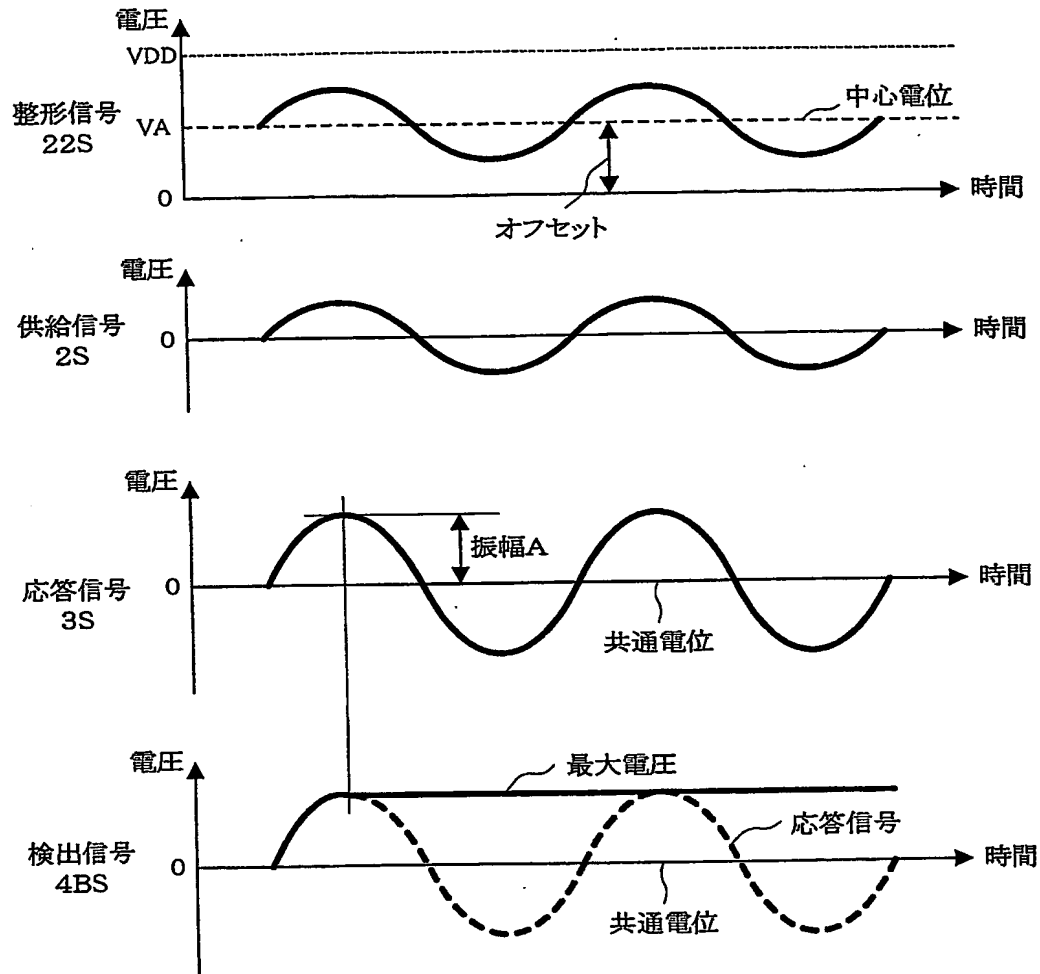
【図 7】



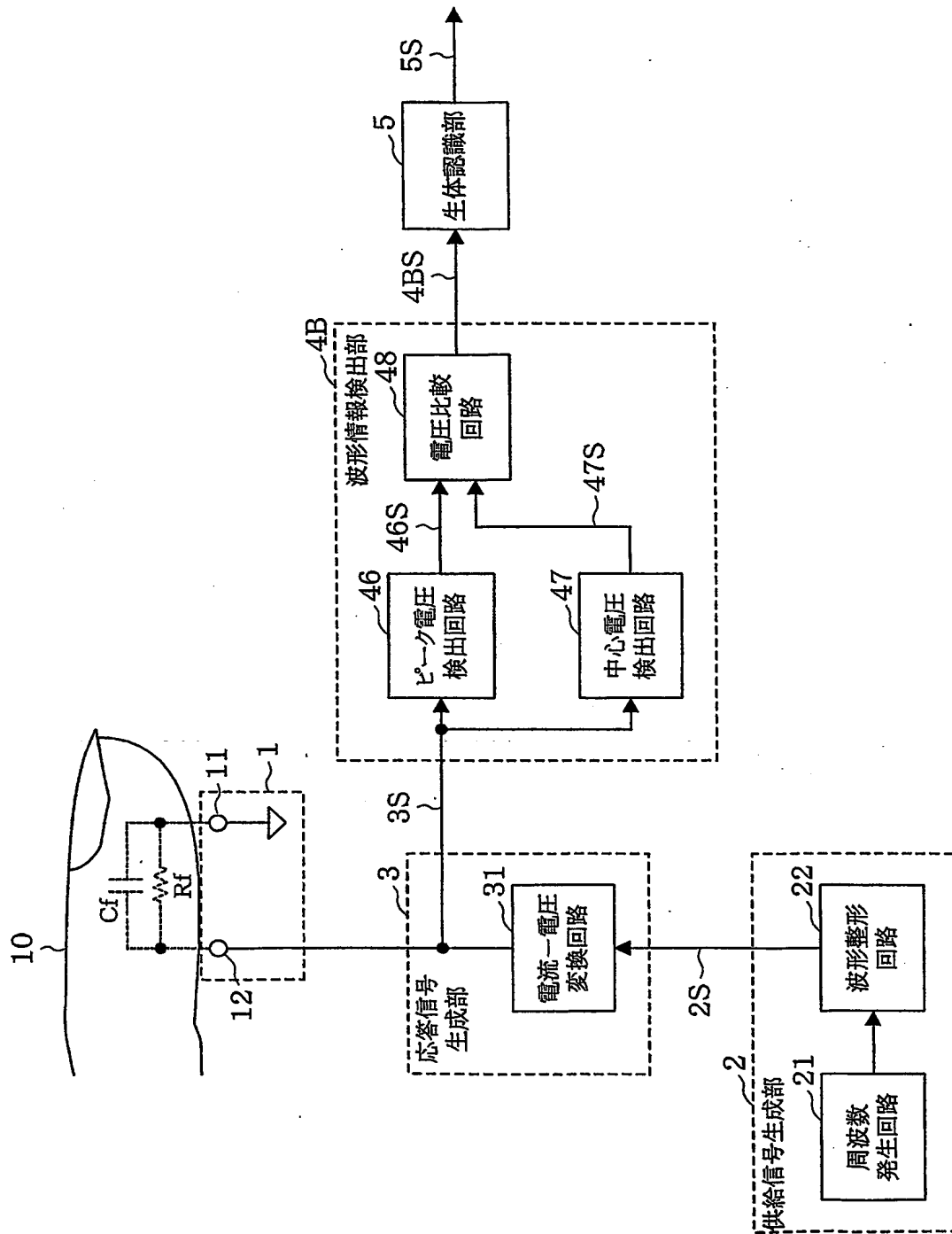
【図 8】



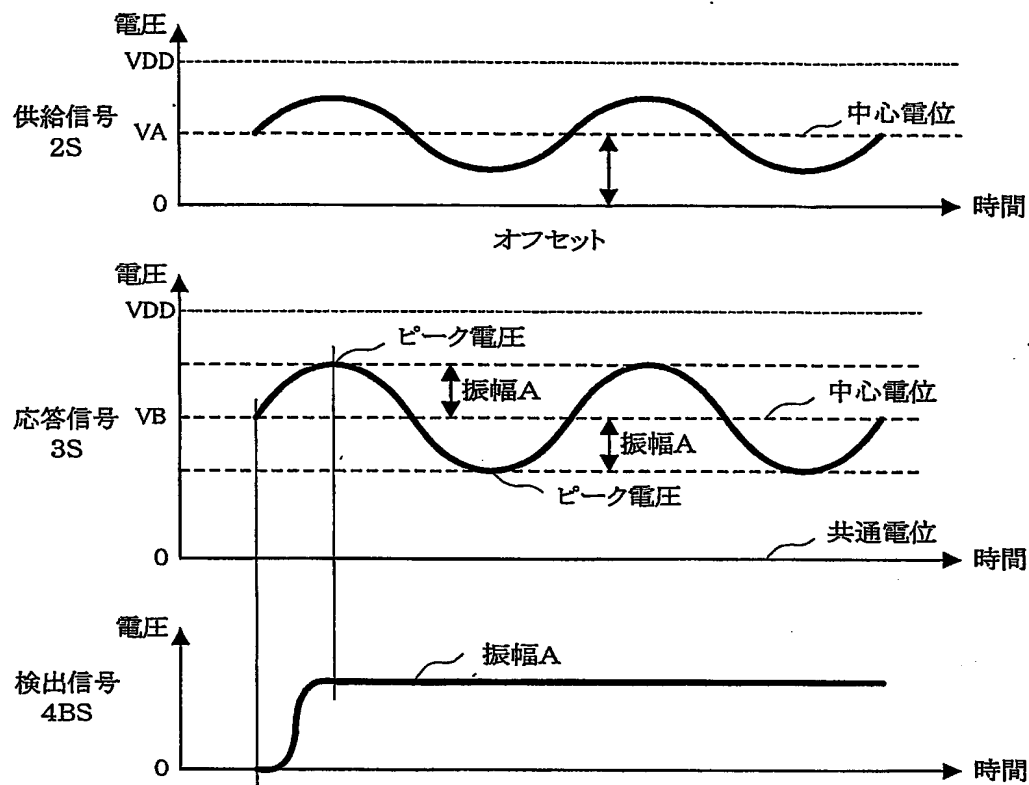
【図 9】



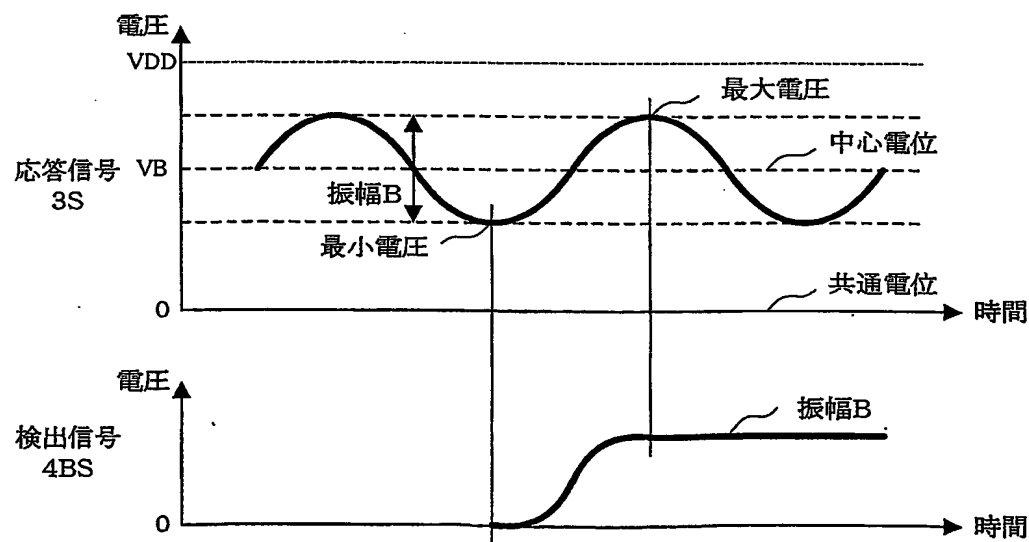
【図 10】



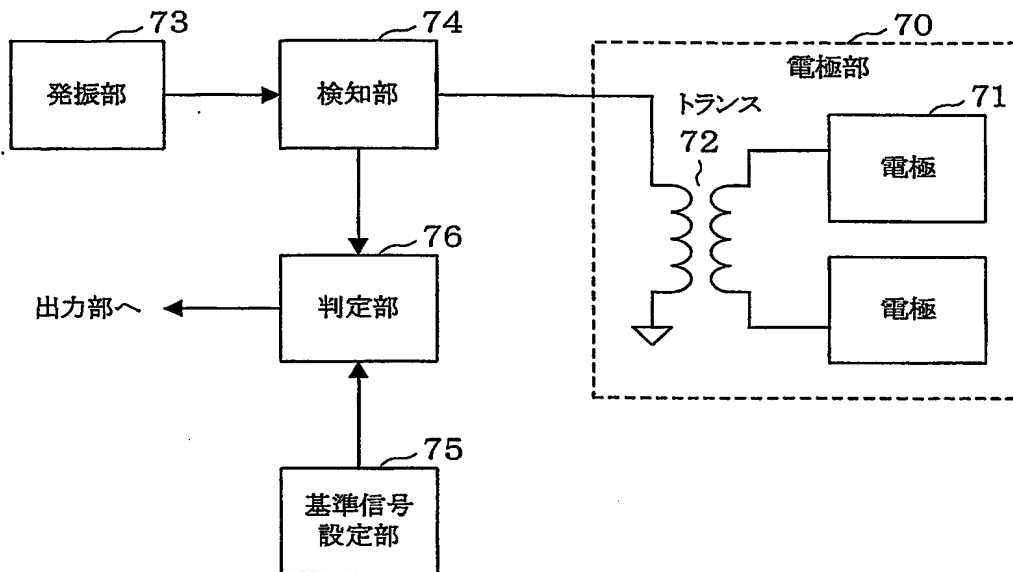
【図 11】



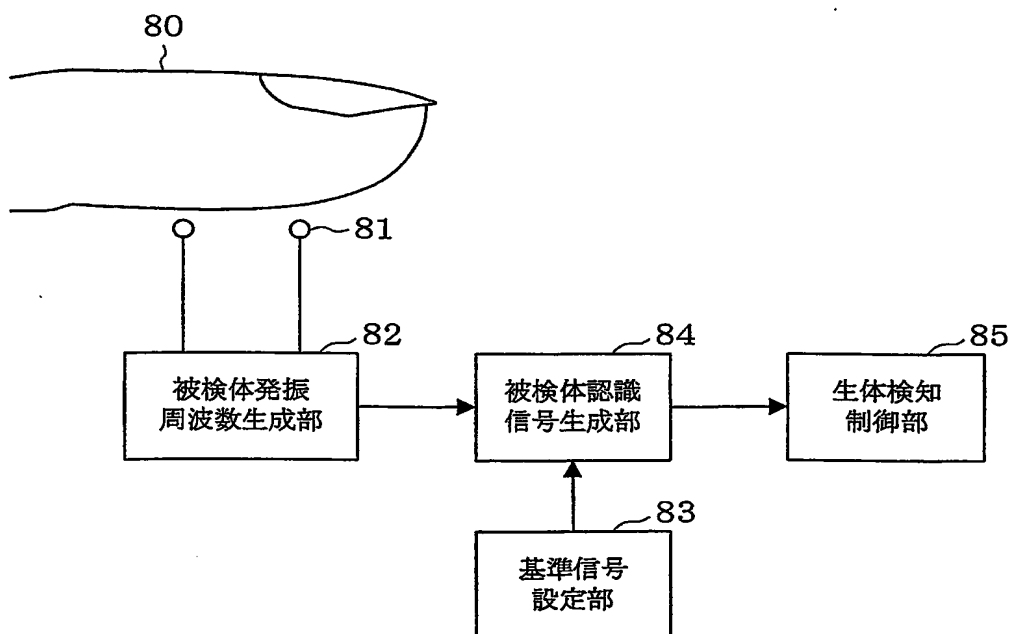
【図 12】



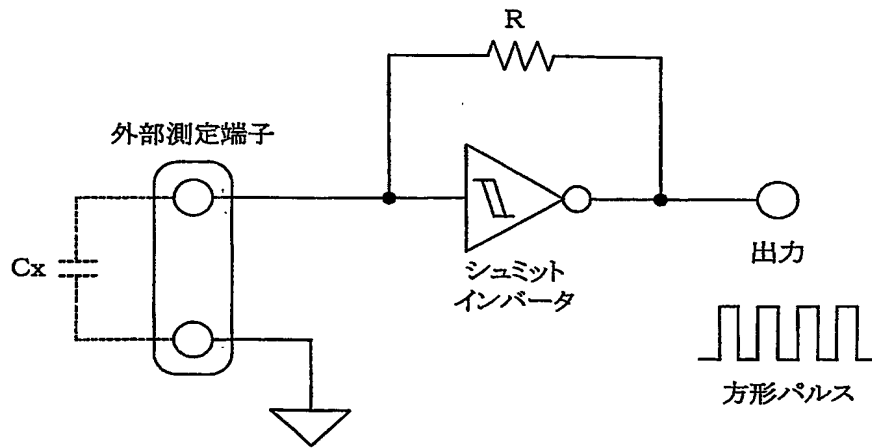
【図 13】



【図 14】



【図 15】



【書類名】 要約書

【要約】

【課題】装置を大型化することなく被検体の電気的特性を詳細に検出でき、装置の小型化さらにはチップ化を容易に実現できるようにする。

【解決手段】 応答信号生成部 3 で、交流の供給信号 2 S を検出素子 1 へ印加し、検出素子 1 を介して接触している被検体 10 のインピータンスに応じて変化した信号を応答信号 3 S として出力する。波形情報検出部 4 で、応答信号生成部 3 からの応答信号 3 S に基づき被検体 10 のインピータンスに応じた波形情報を検出し、この波形情報を示す検出信号 4 S を出力する。生体認識部 5 で、波形情報検出部 4 からの検出信号 4 S に基づき被検体 10 が生体であるか否かを判定する。

【選択図】 図 1

特願 2 0 0 3 - 3 1 4 5 5 7

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 4 2 2 6]

1. 変更年月日

1 9 9 9 年 7 月 1 5 日

[変更理由]

住所変更

住 所

東京都千代田区大手町二丁目 3 番 1 号

氏 名

日本電信電話株式会社

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☒ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.